

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001年1月18日 (18.01.2001)

PCT

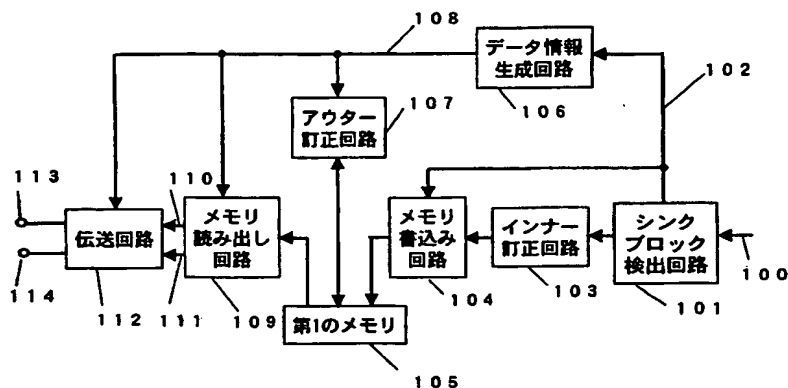
(10) 国際公開番号
WO 01/05149 A1

- (51) 国際特許分類: H04N 5/937, 5/783, 5/907, G11B 20/10
- (21) 国際出願番号: PCT/JP00/04476
- (22) 国際出願日: 2000年7月6日 (06.07.2000)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願平11/192764 1999年7月7日 (07.07.1999) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市大字門真1006番地 Osaka (JP).
- (72) 発明者; および (75) 発明者/出願人 (米国についてのみ): 谷口昌利 (TANIGUCHI, Masatoshi) [JP/JP]; 〒560-0003 大阪府豊中市東豊中町3-23-A-104 Osaka (JP). 大塚 健 (OTSUKA, Takeshi) [JP/JP]; 〒533-0031 大阪府大阪市東淀川区西淡路4-10-11 Osaka (JP). 奥田信克 (OKUDA, Nobukatsu) [JP/JP]; 〒572-0076 大阪府寝屋川市仁和寺本町6-10-10-1001 Osaka (JP). 内田博文 (UCHIDA, Hirofumi) [JP/JP]; 〒572-0013 大阪府寝屋川市三井が丘4-9-83-106 Osaka (JP). 田中伸也 (TANAKA, Shinya) [JP/JP]; 〒570-0096 大阪府守口市外島町6-東1-1206 Osaka (JP).
- (74) 代理人: 岩橋文雄, 外(IWAHASHI, Fumio et al.); 〒571-8501 大阪府門真市大字門真1006番地 松下電器産業株式会社内 Osaka (JP).
- (81) 指定国 (国内): DE, GB, JP, US.

[続葉有]

(54) Title: REPRODUCED SIGNAL PROCESSOR

(54) 発明の名称: 再生信号処理装置



106...DATA INFORMATION GENERATING CIRCUIT
107...OUTER CORRECTING CIRCUIT
112...TRANSFER CIRCUIT
109...MEMORY READING CIRCUIT
105...FIRST MEMORY
104...MEMORY WRITING CIRCUIT
103...INNER CORRECTING CIRCUIT
101...SYNC BLOCK DETECTING CIRCUIT

(57) Abstract: A reproduced signal processor comprising sync block detecting means (100), data information generating means (106), first memory means (105), memory writing means (104), memory reading means (109) for parallel reading data of n frames (n is an integer of 2 or more satisfying $\alpha < n$) stored in the first memory means (105), and transferring means (112, 1504) for transferring n pieces of transfer data after restructuring n pieces of frame data read out by the memory reading means (109) according to the data information or not restructuring them.

[続葉有]

WO 01/05149 A1



添付公開書類：
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

シンクブロック検出手段(100)、とデータ情報生成手段(106)、第1のメモリ手段(105)、書き込むメモリ書き込み手段(104)、第1のメモリ手段(105)に蓄積された n (n は $\alpha \leq n$ を満たす2以上の整数)フレームのデータを並列に読み出すメモリ読み出し手段(109)、データ情報に基づきメモリ読み出し手段(109)が読み出した n 個のフレームデータを再構成しあるいは再構成せずに、 n 個の伝送データを伝送する伝送手段(112、1504)とを備えた再生信号処理装置。

明 細 書

再生信号処理装置

5 技術分野

本発明は、シンクブロックの識別情報とともにシンクブロック単位にデータが記録されている記録媒体から、任意の速度で再生されたデータを処理する再生信号処理装置に関する。

10 背景技術

ヘリカル走査型のVTRにおいて、所謂ノントラッキング方式による倍速再生、シャトル再生に関する従来例としては特開平9-139019号公報が知られている。

従来例において、以下のことが開示されている。

- 15 (1) 2倍速、4倍速再生時は、再生された2フレーム、4フレームのデータから1フレームを間引き出力する。
- (2) 1倍速までは1フレーム分のデータを伝送し、2倍速では2フレーム、4倍速では4フレーム伝送する。そして伝送時のデータの構成は記録時の順番に並べ替え倍速に応じたデータ量を伝送する。

20 しかし、上述の従来例では下記の様な課題がある。

- (1) 出力データは再生された全てのデータを含んでいないため、出力データをうけて、任意の倍速で動きがスムーズな再生画像を得ることができない。
- (2) 任意の再生速度に対し、記録の順番通りにデータを並べることは困難である。すなわち任意の再生速度で再生されたデータの伝送は困難であ
- 25

る。

発明の開示

このような課題を解決するために、本発明の再生信号処理装置は、再生データ
5 5 の識別情報を検出するシンクブロック検出手段と、識別情報からトラック情報
とフィールド情報とフレーム情報よりなるデータ情報を生成するデータ情報
生成手段と、再生データを複数フレーム記憶する第1のメモリ手段と、識別情報
に基づいて、再生データを第1のメモリ手段に書き込むメモリ書き込み手段
と、第1のメモリ手段に蓄積された n (n は $\alpha \leq n$ を満たす2以上の整数) フ
10 10 レームのデータを並列に読み出すメモリ読み出し手段と、データ情報に基づき、
メモリ読み出し手段が読み出した n 個のフレームデータを再構成しあるいは再
構成せずに、 n 個の伝送データを伝送する伝送手段を具備する。

又本発明の再生信号処理装置は、再生データの識別情報を検出するシンクブ
ロック検出手段と、識別情報からトラック情報とフィールド情報とフレーム情
15 15 報よりなるデータ情報を生成するデータ情報生成手段と、再生データを複数フ
レーム記憶する第1のメモリ手段と、識別情報に基づいて、再生データを前記
第1のメモリ手段に書き込むメモリ書き込み手段と、第1のメモリ手段に蓄積
された n (n は $\alpha \leq n$ を満たす2以上の整数) フレームのデータを並列に読み
出すメモリ読み出し手段と、再生出力制御手段を具備し、更に、

20 20 (1) メモリ読み出し手段が読み出した n 個のフレームデータそれぞれを、1
フィールドおよび2フィールド遅延させて出力し、更に n 個目のフレームデー
タは3フィールド遅延させて出力する遅延手段と、データ情報に基づき、遅延
手段及びメモリ読み出し手段の出力をフィールド単位で選択し出力する再生出
力制御手段を具備する。あるいは、

25 25 (2) メモリ読み出し手段が読み出した n 個のフレームデータをそれぞれ3フ

レーム分蓄積する第2のメモリ手段と、第2のメモリ手段を制御し1フレーム及び2フレーム遅延させたデータから、前記データ情報に基づきフィールドデータを選択し出力する再生出力制御手段を具備する。

5 図面の簡単な説明

図1は本発明の実施の形態1における再生信号処理装置の構成を示すブロック図である。

図2は実施の形態1におけるトラック情報の生成アルゴリズムを示すフローチャートである。

10 図3は実施の形態1におけるフィールド情報の生成アルゴリズムを示すフローチャートである。

図4は実施の形態1におけるフレーム情報の生成アルゴリズムを示すフローチャートである。

15 図5は実施の形態1における $\alpha = 0.9$ の場合のデータ情報を生成するタイミングチャートである。

図6は実施の形態1におけるデータ情報とメモリ読み出し回路が読み出すフレームデータのタイミングチャートである。

図7は実施の形態1における $\alpha = 0.9$ の場合のデータ再構成のタイミングチャートである。

20 図8は実施の形態1における $\alpha = 1.5$ の場合のデータ再構成のタイミングチャートである。

図9は本発明の実施の形態2における再生信号処理装置の構成を示すブロック図である。

図10は実施の形態2における出力制御の動作説明図である。

25 図11は実施の形態2におけるフィールド再生のタイミングチャートである。

図 1 2 は本発明の実施の形態 3 による再生信号処理装置の構成を示すブロック図である。

図 1 3 は実施の形態 3 における出力制御の動作説明図である。

図 1 4 は実施の形態 3 における $\alpha = 1.5$ の場合のフィールド再生のタイミングチャートである。

図 1 5 は本発明の実施の形態 4 における再生信号処理装置の構成を示すブロック図である。

図 1 6 は実施の形態 4 における $\alpha = 3.0$ の場合のデータ再構成のタイミングチャートである。

10

発明を実施するための最良の形態

以下、本発明の実施の形態について、図を用いて説明する。

(実施の形態 1)

図 1 は、本発明の実施の形態 1 による再生信号伝送装置の構成を示すブロック図である。本実施の形態では、通常再生速度の ± 2 倍 ($n = 2$) の範囲内の任意の α 倍速 ($\alpha \leq n$ を満たす実数) で再生されたデータを伝送する場合のものである。

図 1 において、再生データ 100 は、ヘリカル走査型の VTR において、所謂ノントラッキング方式により ± 2 倍速内の任意の α 倍速で再生されたデータである。あるいは、再生データ 100 は、ディスク装置に上述の様に再生されたデータを一旦記録し、そのディスク装置から再生されたデータである。そして、再生データ 100 は所定長のシンクブロック単位に、そのシンクブロックの識別情報が付加されている。

シンクブロック検出回路 101 は再生データ 100 のシンク信号を検出し、識別情報 102 を検出し出力する。識別情報 102 はシンクブロック番号とト

25

トラック番号で構成される。トラック番号はアウター訂正符号エンコード時の単位でもある。

シンク信号が検出されたデータは、インナー訂正回路 103 でインナー誤り訂正される。メモリ書き込み回路 104 は識別情報 102 を用いて、データの
5 書き込みアドレスを決め、インナー誤り訂正されたデータを第 1 のメモリ 105 に蓄積する。

データ情報生成回路 106 は識別情報 102 から、メモリ 105 への蓄積状況であるデータ情報 108 を出力する。データ情報 108 は、トラック情報、フィールド情報、フレーム情報で構成される。

10 <トラック情報の生成>

トラック情報の生成は、トラック番号に基づき決まる。しかし、再生データ 100 は常にトラッキングされたデータとは限らないため異なるトラック番号が連続して再生されてくることがある。

よって、識別情報 102 のトラック番号をそのままトラック情報とすると、メモリ 105 に蓄積し終わったデータがどのトラック番号を持つものなのか正確
15 に判別できない。

そこで、1 倍速で再生した時に 1 つのトラック番号を再生するのに要する時間（以後、ヘッドスイッチ時間と言う）の最後に検出したトラック番号を 1 ヘッドスイッチ時間前のトラック情報と比較する。

20 トラック情報は、ノントラッキング状態で連続して再生されるトラック番号が 2 種類の場合で、順方向再生（+再生）の場合、トラック情報はヘッドスイッチ時間の最後に検出したトラック番号から補正值 2 を引いた値とする。補正值が 2 である理由は、2 種類のトラック番号が 1 ヘッドスイッチ時間に再生される場合、それらのトラック番号を持つデータもまだ完全に蓄積されていない。
25 すなわち、現トラック番号から 2 つ離れたトラックまでが完全に蓄積されてい

ることになる。

そのため、1 ヘッドスイッチ時間前のトラック情報とヘッドスイッチ時間の最後に検出したトラック番号から2を引いた値を比較し、大きい方の値を新しいトラック情報として更新する。

- 5 逆方向再生（－再生）の場合は、1 ヘッドスイッチ時間前のトラック情報とヘッドスイッチ時間の最後に検出したトラック番号に補正值2を加えた値を比較し、小さい方の値を新しいトラック情報として更新する。

以下、図2を参照してデータ情報生成回路106がトラック情報を生成するアルゴリズムを説明する。

- 10 Step 200で、シンクブロック検出回路101が検出した識別情報102をヘッドスイッチ時間の最後にラッチする。すなわち、トラック番号(TN)をラッチする。

Step 201で、データ再生方向に応じて、ラッチしたトラック番号を以下の様に補正し、補正トラック番号(CTN)を生成する。

- 15 (1) 正方向再生の場合、

補正トラック番号＝トラック番号－2（補正值）

但し、トラック番号が1のとき、補正トラック番号は9

トラック番号が2のとき、補正トラック番号は10とする。

- (2) 負方向再生の場合、

- 20 補正トラック番号＝トラック番号＋2（補正值）

但し、トラック番号が9のとき、補正トラック番号は1

トラック番号が10のとき、補正トラック番号は2とする。

Step 202で、補正トラック番号と、1 ヘッドスイッチ時間前のデータ情報108のトラック情報を以下の様に比較する。

- 25 (1) 正方向再生の場合、

補正トラック番号が1および2のとき

(補正トラック番号+10) > 1フレーム前のトラック情報

補正トラック番号が2～10のとき

補正トラック番号 > 1フレーム前のトラック情報

5 上記の条件が成立すればStep 203へ進み、補正トラック番号
をトラック情報として更新する。

不成立の時は、トラック情報の更新を行わずStep 200へ進む

(2) 負方向再生の場合、

補正トラック番号が1～8のとき

10 補正トラック番号 < 1フレーム前のトラック情報

補正トラック番号が9あるいは10のとき

補正トラック番号 < (1フレーム前のトラック情報+10)

上記の条件が成立すればStep 203へ進み、補正トラック番号
をトラック情報として更新する。

15 不成立の時は、トラック情報の更新を行わずStep 200へ進む
<フィールド情報の生成>

次に、フィールド情報の生成は、トラック情報から図3のアルゴリズムに従
って行われる。1フレームのデータが10本のトラック(トラック番号が1か
ら10まで)で記録されている場合、正方向では、トラック情報が1から5ま
20 では、1フレームデータの前フィールド蓄積中である。トラック情報が6から
10までは、後フィールドが蓄積中である。フィールド情報は、前フィールド
蓄積中はロー(Low)、後フィールド蓄積中はハイ(High)とする。

以下、図3を参照して、データ情報生成回路106がデータ情報108のフ
ィールド情報を生成するアルゴリズムを説明する。

25 Step 300でデータ情報108のトラック情報をモニタする。

Step 301で、モニタしたトラック情報が1～5の値か、6～10の値かを判別する。

(1) 正方向再生で、トラック情報が1～5 あるいは負方向再生でトラック情報が6～10の場合、ステップ302に進み、フィールド情報をローレベルとする。

(2) 正方向再生で、トラック情報が6～10の場合、あるいは負方向再生でトラック情報が1～5の場合、ステップ303へ進み、フィールド情報をハイレベルとする。

なお、ここで示したアルゴリズムは、1フレームデータが10本のトラックの場合であるが、12本や20本等、他の場合でも同様に生成することは可能である。

<フレーム情報の生成>

次に、フレーム情報の生成は、上記フィールド情報から図4のアルゴリズムに従って行われる。nフレームのデータがメモリ105に蓄積されたかどうか判別し行う。

以下、図4を参照して、データ情報生成回路106がフレーム情報を生成するアルゴリズムを説明する。

Step 400で、データ情報108のフィールド情報をモニタする。すなわち、フィールド情報が1周期したかどうか、すなわちHighからLowに変化したかをモニタする。

Step 401で、フィールド情報が1周期したことが判定されると、Step 402で、フレーム情報をカウントアップする。そして、このカウント値がnの場合は、0にリセットする。

よって、フレーム情報は、0～n-1の値を示すことになる。

フィールド情報が1周期したことが判定されなかった場合は、Step 400

に戻りフィールド情報のモニタを続ける。

図5は実施の形態1における $\alpha=0.9$ の場合のデータ情報を生成するタイミングチャートである。

図5中の(a)はヘッドスイッチング時間(T_{sw})を示す信号、(b)は識別情報102のトラック番号、(c)はデータ情報108のトラック情報、(d)はデータ情報108のフィールド情報、(e)はデータ情報108のフレーム情報である。

図5の(b)、(c)における英数字はトラック番号を示しており、“a”はトラック番号が10であることを示している。図5の(e)での数字はフレーム情報の値を示している。

トラック番号は、例えばシンクブロック毎に検出されるので、トラックに対するヘッド走査の関係で、途中から変化する可能性がある。

$\alpha=0.9$ の場合、1フレーム分のデータを再生する間に、少なくとも1つのトラック番号が、異なるヘッドスイッチ時間で再生される可能性がある。図5の(b)では、トラック番号8と9が異なるヘッドスイッチ時間に出力されている。

それに伴い、トラック情報、フィールド情報、フレーム情報は変化する。

そして、メモリ105に蓄積されたデータは、アウター訂正回路107でアウター訂正される。この訂正されるデータはトラック情報により決まる。その後、アウター訂正されたデータがメモリ105に2フレーム分蓄積されれば、メモリ読み出し回路109は新しい2フレームのデータを読み出すことができる。

2フレームのデータが分蓄積されたかどうかはデータ情報108のフレーム情報の変化に基づき判断する。読み出しデータは、データ情報108のフレーム情報が2フレーム分のデータが蓄積したことを示した次のフレーム信号に同

期して切り替わる。読み出しデータは2つのフレームデータの内、再生時間が古い方がデータ110と新しい方がデータ111として出力される。

図6に実施の形態1におけるデータ情報とメモリ読み出し回路が読み出すフレームデータのタイミングチャートを示す。

- 5 図6中の(a)は再生基準フレーム信号、(b)はシンクブロック検出回路102に入力される再生データ100、(c)はデータ情報108のフレーム情報、(d)はメモリ読み出し回路109が読み出したフレームデータ110、(e)はメモリ読み出し回路109が読み出したフレームデータ111である。

- 10 図6の(b)、(d)、(e)におけるアルファベットはフレームに付けた記号であり、アルファベット順はVTRに記録され順番である。

上記の様に読み出された2つのフレームデータ110、111は、伝送回路112でデータ情報108のフィールド情報とフレーム情報をもとに、メインデータ、サブデータに再構成される。そして、メインデータは伝送出力端子113に出力され、サブデータは端子114に出力され、伝送される。

- 15 伝送回路112は、メインデータだけを伝送しても α 倍で再生したデータの内多くのフレームデータを伝送することができるように再構成する。

α が1.0以下の場合、フレームデータ110、111をメインデータとして伝送できるように再構成が行われる。

- 20 再構成は、再生基準フレーム信号の1フレーム期間内で、データ情報108のフィールド情報をLSB、フレーム情報をMSBとした2ビットの値とその変化に基づき行われる。

2ビットの値の変化が以下の場合、フレームデータ110がメイン、サブデータの両方に出される。この時、サブデータはメインデータと同じデータなので、無効データを示すフラグが付けられる。

- 25 (1) 0あるいは1で変化がない場合、

- (2) 3から0へ変化した場合、
- (3) 0から1へ変化した場合、
- (4) 2から3、0へ変化した場合、
- (5) 3から0、1へ変化した場合。

5 また、以下の様に変化した場合は、フレームデータ111がメイン、サブデータの両方に出される。この時、サブデータはメインデータと同じデータなので、無効データを示すフラグが付けられる。

- (6) 2あるいは3で、変化しない場合、
- (7) 1から2へ変化した場合、
- 10 (8) 2から3へ変化した場合、
- (9) 0から1、2へ変化した場合、
- (10) 1から2、3と変化した場合。

図7に実施の形態1における $\alpha = 0.9$ の場合のデータ再構成のタイミングチャートを示す。

15 図7中の(a)は再生基準フレーム信号、(b)はデータ情報のフィールド情報、(c)はデータ情報のフレーム情報、(d)はフレームデータ110、(e)はフレームデータ111、(f)はメインデータ出力端子113からの出力データ、(g)はサブデータ出力端子114からの出力データである。

以上、 $\alpha = 0.9$ の場合のデータの再構成を説明したが、図8に実施の形態
20 1における $\alpha = 1.5$ の場合のデータ再構成のタイミングチャートを示す。

α が1.0より大きい場合、2ビットの変化が、 $\alpha \leq 1.0$ の場合に加えて、

(11) 0から1, 2, 3と変化した場合、フレームデータ111がメイン、サブデータの両方に出される。

この場合も、サブデータはメインデータと同じデータなので、無効データを示
25 すフラグが付けられる。

(12) 1から2, 3, 0と変化した場合、フレームデータ110がメイン、サブデータの両方に出される。

この場合も、サブデータはメインデータと同じデータなので無効データを示すフラグをつける。

5 (13) 2から3, 0, 1へ変化した場合、あるいは

(14) 3から0, 1, 2と変化した場合、

フレームデータ110がメインデータ伝送端子113に、フレームデータ111はサブデータ伝送端子114に出力される。これらの場合、メイン、サブデータはお互い異なるので、どちらにも有効データを示すフラグが付けられる。

10 以上の様にすることで、 ± 2 倍以内の任意の速度 α で再生したデータを伝送レートを変えることなく、すべて伝送することができる。また、メインとなるデータだけを伝送しても再生データの多くを伝送することができる。

即ち、フィールド情報(1ビット)とフレーム情報(n 通りであり、 $n=2$ の場合は1ビット)の変化の状態から、データの蓄積状況の判断と蓄積を予測
15 することができる。そして、再生基準フレーム信号に同期して、出力すべき(出力可能な)フレームデータを判断することができるので、 α 倍速でのデータをすべて伝送するための再構成を行うことができる。

なお、実施の形態1においては、 $n=2$ の場合について説明したが、 $n=4$ や8の2以上の整数であれば同様の考え方の延長で伝送データを再構成すること
20 ができる。

(実施の形態2)

図9は本発明の実施の形態2における再生信号処理装置の構成を示すブロック図である。本実施の形態は、 $n=2$ の場合のものであり、図1と同じ符号のものについては説明を省略する。

25 以下、本実施の形態の再生信号処理装置の再生動作について説明する。

再生データ 100 が入力され、メモリ読み出し回路 109 が 2 フレームデータを
読み出すまでは実施の形態 1 と同じであるため説明は省略する。

メモリ読み出し回路 109 が読み出した 2 つのフレームデータの内、読み出
した再生時間が古い方のデータ 110 と新しい方のデータ 111 は遅延回路 9
5 00 に入力される。

遅延回路 900 はデータを 1 フレーム遅延させる F I F O 901、902、
903、904、905 より構成されている。データ 110 は F I F O 901
に入力され、F I F O 901 の出力は F I F O 902 に入力される。データ 1
11 は F I F O 903 に入力され、その出力は F I F O 904 に入力される。
10 そして F I F O 904 の出力は F I F O 905 に入力される。

再生出力制御回路 913 は入力端子 S1、S2、S3、S4、S5、S6、
S7 を有している。端子 S3 にメモリ読み出し回路から出力されたデータ 11
0 が入力される。端子 S2、S1 各々には、F I F O 901、902 の出力デ
ータが入力される。また、端子 S7 にメモリ読み出し回路から出力されたデー
15 タ 111 が入力される。端子 S6、S5、S4 各々に、F I F O 903、904、
905 の出力データが入力される。

そして、再生出力制御回路 913 は、データ情報 108 のフィールド情報と
フレーム情報を用いて端子 S1 ~ S7 に入力されたデータを選択し、出力端子
914 に出力する。

20 再生出力制御回路 913 は、直近の再生基準フレーム期間 (T_{m-1}) におけ
るデータ情報 ($D_{l\ m-1}$) と更に 1 フレーム前のフレーム期間 (T_{m-2}) のデ
ータ情報 ($D_{l\ m-2}$) に基づき、出力するデータを選択する。詳細には、デー
タ情報のフィールド情報を L S B とし、フレーム情報を M S B とした 2 ビット
の値に基づき、(1) 再生基準フレーム期間での初期の 2 ビットの値 (初期値)
25 と、(2) その期間内あるいは、その期間の前半及び後半期間内での 2 ビットの

値の変化回数により、出力するデータが選択される。

具体的には、図10に示すように選択される。例えば、(1) T_{m-1} における2ビットの変化回数が1回、変化位置が前半フィールド、初期値が0であり、そして(2) T_{m-2} における変化数が0回、初期値が0の場合は、(S2, S3) すなわち前半フィールドは端子S1、後半フィールドは端子S3に入力されたデータが選択される。

例えば、図10にしたがって、 $\alpha = 1.5$ で再生した場合のタイミングチャートを図11に示す。図11は実施の形態2におけるフィールド再生のタイミングチャートである。

図11中の(a)は再生基準フレーム信号、(b)はデータ情報108のフィールド情報、(c)はデータ情報108のフレーム情報、(d)は直近のフレーム期間(T_{m-1})でのデータ情報108の変化結果、(e)はもう1フレーム前(T_{m-2})でのデータ情報108の変化結果、(f)はフレームデータ110、(g)はフレームデータ111である。そして(h)は再生出力制御回路913が(d)、(e)をもとに、図10にしたがって選択する制御回路913の入力端子である。また(i)は映像出力端子914から出力される映像データである。

図11の(d)と(e)において、例えば“0-3”の表記は、1フレームの先頭でデータ情報のフィールド情報とフレーム情報の状態が0から始まり(初期値)、1フレーム間の変化数が3回であることを示している。また、(i)における、たとえば“c-1”はフレームデータcの第1フィールド(前半フィールド)を意味し、この“1”が“2”の場合は第2フィールド(後半フィールド)を意味する。

以上の様に±2倍以内の任意の速度 α で再生したデータを再構成することにより、動きがスムーズなフィールドスロー再生、フィールド倍速再生できる。

なお、実施の形態2においては、 $n=2$ の場合について説明したが、 n は、4や8等の2以上の整数であれば、同様の考え方の延長でスムーズなフィールド再生をすることができる。また、図10とは異なるフィールド出力の選択の仕方もある。

5 (実施の形態3)

図12は本発明の実施の形態3による再生信号処理装置の構成を示すブロック図である。本実施の形態は、 $n=2$ の場合のものであり、図1と同じ符号のものについては説明を省略する。

以下、本実施の形態による再生信号処理装置の再生動作について説明する。

10 再生データ100が入力され、メモリ読み出し回路109が2フレームデータを読み出すまでは、実施の形態1と同じであるため説明は省略する。

メモリ読み出し回路109が読み出した2フレームのデータの内、再生時間が古い方の読み出しデータ110はメモリ1101、新しい方の読み出しデータ111はメモリ1102に書き込まれる。尚、メモリ1101と1102は
15 第2のメモリ1100を構成している。メモリ1101、1102は最低3フレームデータを蓄積できる容量を持つ。そして、それらは1フレームごとに独立した領域に書き込まれるようなマップされる。メモリ1101、1102への書き込みは、上位アドレス信号1104によりメモリマップの領域を再生基準フレームの1フレーム毎に制御し、入力されるフレームデータは2フレーム
20 遅延される。例えば、メモリ1101、1102は、3フレームのデータを蓄積できる容量を持っている場合、メモリのアドレスの上位2ビットがメモリの3つの領域を示すようにマップする。

メモリー1100からの読み出しは、再生出力制御回路1103がデータ情報108のフィールド情報とフレーム情報を用いてどのフィールドデータを出
25 力するかを制御し、映像出力端子1106にデータをフィールド単位で出力す

る。

再生出力制御回路 1103 は、実施例 2 で説明した制御回路 913 と同様にデータ情報に基づき、メモリ 1100 からのデータ読み出しを制御する。すなわち再生出力制御回路 913 は、直近の再生基準フレーム期間 (T_{m-1}) より 1
5 フレーム前のフレーム期間 (T_{m-2}) におけるデータ情報 (D_{1m-2}) と更に 1 フレーム前のフレーム期間 (T_{m-3}) のデータ情報 (D_{1m-3}) に基づき、出力するデータを選択する。

詳細には、データ情報のフィールド情報を LSB とし、フレーム情報を MSB よりなる 2 ビットの値に基づき、(1) 再生基準フレーム期間での初期の 2 ビット
10 トの値 (初期値) と、(2) その期間内あるいは、その期間の前半及び後半期間内での 2 ビットの値の変化回数により、メモリ 1100 からのデータの読み出しを制御する。1 フレーム前と 2 フレーム前のデータ情報を用いる理由は、メモリ 1100 にデータを書き込むためには 1 フレーム時間が要するためである。具体的なメモリ 1100 からのデータの読み出し制御は図 13 に示すように行
15 われる。

図 13 において、例えば “F1-1, S2-1” の表記は、前側の “F1-1” は再生基準フレームの前半フィールド時間にメモリ 1100 から読み出すフィールドデータ、後側の “S2-1” は後半フィールド時間に読み出すフィールドデータを表している。そして、“F” はメモリ 1101、“S” はメモリ
20 1102 からの出力を意味し、“F” 及び “S” の後の “1” は 1 フレーム遅延、2 は 2 フレーム遅延されたデータを意味する更にハイフン (—) の後の “1” は前半フィールド、この “1” が “2” の場合は後半フィールドを意味する。

例えば、図 13 にしたがって、実施の形態 3 における $\alpha = 1.5$ 場合のフィールド再生のタイミングチャートを図 14 に示す。

25 図 14 中の (a) は再生基準フレーム信号、(b) はデータ情報 108 のフィー

ルド情報、(c)はデータ情報108のフレーム情報、(d)1フレーム前のデータ情報108の変化結果、(e)は2フレーム前のデータ情報108の変化結果、(f)はフレームデータ110、(g)はフレームデータ111、(h)はメモリ1101の1フレーム遅延データ、(i)はメモリ1101の2フレーム遅延データ、(j)はメモリ1102の1フレーム遅延データ、(k)はメモリ1102の2フレーム遅延データである。そして(l)は再生出力制御回路1103が(d)、(e)をもとに図13にしたがって読み出す遅延データ、(m)は映像出力端子1106から出力される映像データである。

図14の(d)と(e)における例えば“1-3”は、変化回数が1回で初期値が3であることを表している。

以上の様に±2倍以内の任意の速度 α で再生したデータを再構成することにより動きがスムーズなフィールドスロー再生、フィールド倍速再生できる。

なお、実施の形態3においては、 $n=2$ の場合について説明したが、 n は、4や8等の2以上の整数であれば、同様の考え方の延長でスムーズなフィールド再生をすることができる。また、再生出力制御回路1103の読み出しの仕方は図13に示すものとは限らない。

(実施の形態4)

図15は本発明の実施の形態4における再生信号処理装置の構成を示すブロック図である。本実施の形態は、 $n=4$ の場合のものであり、図1、12と同じ符号のものについては説明を省略する。

以下、本実施の形態による再生信号処理装置の動作について説明する。

再生データ100が入力され、メモリ読み出し回路109が4フレームデータを読み出し、メモリ1100に蓄積するまでは実施の形態3と同じであるため説明は省略する。

メモリ1100は4つのメモリ1107、1108、1109、1110よ

り構成されている。また本実施例におけるメモリ読み出し回路109は、メモリ105に4フレームのデータが蓄積された場合、再生時間が一番古いフレームデータ1500、2番目に古いフレームデータ1501、3番目に古いフレームデータ1502と再生時間が一番新しいフレームデータ1503を出力する

メモリ読み出し回路109が読み出した4つのフレームデータ1500、1501、1502、1503各々は、メモリ1107、1108、1109、1110で1フレームおよび2フレーム遅延できるように制御される。

伝送回路1504はデータ情報108のフィールド情報とフレーム情報をもとに遅延した8つのデータの中から1もしくは2つのフレームデータを読み出す。本実施例では2つのフレームデータ1505、1506を読み出し、それらを再構成して、2つの伝送出力端子1507、1508から伝送する。

再構成は、データ情報108のフィールド情報をLSB、フレーム情報をMSB側の2ビットとした3ビットの変化に基づき行い、実施の形態3での考え方の延長で行う。実施の形態3では再生出力するフィールドをデータ情報108の変化に基づいて決めているが、本発明では出力したいフィールドを含むフレームデータを読み出す。

図16に $\alpha=3$ の場合に伝送回路1504が再構成するタイミングチャートを示す。

図16中の(a)は再生基準フレーム信号、(b)は3ビットのデータ情報(フレーム情報:2ビット、フィールド情報:1ビット)、(c)1フレーム前(T_{m-1})のデータ情報108の変化の観測結果、(d)は2フレーム前(T_{m-2})のデータ情報108の変化の観測結果、(e)はフレームデータ1500、(f)はフレームデータ1501、(g)はフレームデータ1502、(h)はフレームデータ1503である。そして、(i)(j)は伝送回路1504が(c)、(d)

をもとにメモリ 1100 から読み出す遅延したフレームデータ 1505、1506 (k) はフィールド再生出力する場合に、メモリ 1100 から読み出すフィールドデータ、(l) はフィールド再生出力する場合の実際のフィールドデータ、(m) メインデータ伝送出力端子 1507、(n) サブデータ伝送出力端子 1508 からの出力データである。

図 16 の (i), (j), (k) において、“A” はメモリ 1107、“B” はメモリ 1108、“C” はメモリ 1109、“D” はメモリ 1110 で遅延されたデータであることを表している。そして、例えば“A 1”の“1”は 1 フレーム遅延されたデータであり、この“1”が“2”の場合は 2 フレーム遅延されたデータを表す。また、(k) において、ハイフオン (ー) の後の“1”は第 1 フィールド (前半フィールド)、“2”は第 2 フィールド (後半フィールド) であることを表す。図 16 (c) と (d) において、例えば“3-6”の“3”は、1 フレームの先頭でデータ情報のフィールド情報とフレーム情報の状態が 3 から始まり (初期値)、“6”は 1 フレーム間に 6 回の変化をしたこと (変化数) を表す。

以上のようにすることで、 ± 4 倍以内の任意の速度 α で再生したデータを 2 フレームのデータに再構築して伝送することで、伝送レートも少なく且、受信側で動きがスムーズなフィールドスロー再生、フィールド倍速再生ができる。

また、 $n=4$ 以外の場合でも、2 フレームデータに再構築して伝送することで受信側で、動きがスムーズなフィールドスロー再生、フィールド倍速再生できる。

産業上の利用可能性

本発明の再生信号処理装置によれば、 $\pm n$ 倍までの範囲の任意の速度 α で再生されたデータを、メモリでの蓄積状況 (再生状況) に応じて再構成すること

で、再生されたデータすべて伝送することができる。また、 $\pm n$ 倍までの範囲の任意の速度 α で再生したデータを、蓄積状況（再生状況）に応じて、適宜切換制御をすることで、動きがスムーズなフィールドスロー再生、フィールド倍速再生できる。また、 $\pm n$ 倍までの範囲の任意の速度 α で再生したデータを、
5 蓄積状況（再生状況）に応じて再構成することで、再生されたすべてのデータを伝送せずとも受信側でスムーズなフィールドスロー再生、フィールド倍速再生できる。

請 求 の 範 囲

1. シンクブロックの識別情報とともにシンクブロック単位にデータが記録されている記録媒体から、通常再生速度の $\pm \alpha$ 倍（ α は実数）の速度で再生された再生データを処理する装置であって、
5 前記再生データの前記識別情報を検出するシンクブロック検出手段と、
前記識別情報から、トラック情報とフィールド情報とフレーム情報よりなるデータ情報を生成するデータ情報生成手段と、
前記再生データを複数フレーム記憶する第1のメモリ手段と、
10 前記識別情報に基づいて、前記再生データを前記第1のメモリ手段に書き込むメモリ書き込み手段と、
前記第1のメモリ手段に蓄積された n （ n は $\alpha \leq n$ を満たす2以上の整数）フレームのデータを並列に読み出すメモリ読み出し手段と、
前記データ情報に基づき、前記メモリ読み出し手段が読み出した n 個の
15 フレームデータを再構成しあるいは再構成せずに、 n 個の伝送データを伝送する伝送手段とを備えた再生信号処理装置。
2. 前記伝送手段は前記データ情報に基づき、前記メモリ読み出し手段が読み出した n 個のフレームデータを再構成せずに伝送するか、あるいは n 個から m 個（ m は $m < n$ を満たす整数）を選択して再構成された n 個の伝送
20 データを伝送する請求項1の再生信号処理装置。
3. 前記伝送手段は、 n 個の伝送データの内、1個をメインデータ、その他をサブデータとし、メインデータは α 倍で再生されたデータの多くのフレームデータを伝送することができ、メイン、サブすべてを伝送すれば α 倍で再生された全てのフレームデータを伝送することができるように再構成
25 を行う請求項2記載の再生信号処理装置。

4. 前記伝送手段は、伝送する n 個のフレームデータが有効か無効かを示す情報を前記伝送データに付加して伝送することを特徴とする請求項 2 または 3 記載の再生信号処理装置。
5. 前記伝送手段は、前記メモリ読み出し手段が読み出した n 個のフレームデータをそれぞれ 3 フレーム分蓄積する第 2 のメモリ手段を更に構成し、前記第 2 のメモリを制御し 1 フレーム及び 2 フレーム遅延させたデータから、前記データ情報に基づき m 個 (m は 1 あるいは 2) のフレームデータを読み出し、2 個の伝送データに再構成する請求項 1 記載の再生信号処理装置。
6. 前記伝送手段は、受信側において α 倍の再生出力を得ることができるよう、前記 1 フレーム及び 2 フレーム遅延データを再構成する請求項 5 記載の再生信号処理装置。
7. 前記伝送手段は、伝送する 2 個のフレームデータが有効か無効かを示す情報をデータに付加して伝送するようになされた請求項 5 または 6 記載の再生信号処理装置。
8. シンクブロックの識別情報とともにシンクブロック単位にデータが記録されている記録媒体から、通常再生速度の $\pm \alpha$ 倍 (α は実数) の速度で再生された再生データを処理する装置であって、
前記再生データの前記識別情報を検出するシンクブロック検出手段と、
前記識別情報から、トラック情報とフィールド情報とフレーム情報よりなるデータ情報を生成するデータ情報生成手段と、
前記再生データを複数フレーム記憶する第 1 のメモリ手段と、
前記識別情報に基づいて、前記再生データを前記第 1 のメモリ手段に書き込むメモリ書き込み手段と、
前記第 1 のメモリ手段に蓄積された n (n は $\alpha \leq n$ を満たす 2 以上の整

数) フレームのデータを並列に読み出すメモリ読み出し手段と、

前記メモリ読み出し手段が読み出した n 個のフレームデータそれぞれを、
1 フィールドおよび 2 フィールド遅延させて出力し、更に n 個目のフレームデータは 3 フィールド遅延させて出力する遅延手段と、

5 前記データ情報に基づき、前記遅延手段及び前記メモリ読み出し手段の出力をフィールド単位で選択し出力する再生出力制御手段とを備えた再生信号処理装置。

9. シンクブロックの識別情報とともにシンクブロック単位にデータが記録されている記録媒体から、通常再生速度の $\pm \alpha$ 倍 (α は実数) の速度で再生された再生データを処理する装置であって、

前記再生データの前記識別情報を検出するシンクブロック検出手段と、
前記識別情報から、トラック情報とフィールド情報とフレーム情報よりなるデータ情報を生成するデータ情報生成手段と、

前記再生データを複数フレーム記憶する第 1 のメモリ手段と、

15 前記識別情報に基づいて、前記再生データを前記第 1 のメモリ手段に書き込むメモリ書き込み手段と、

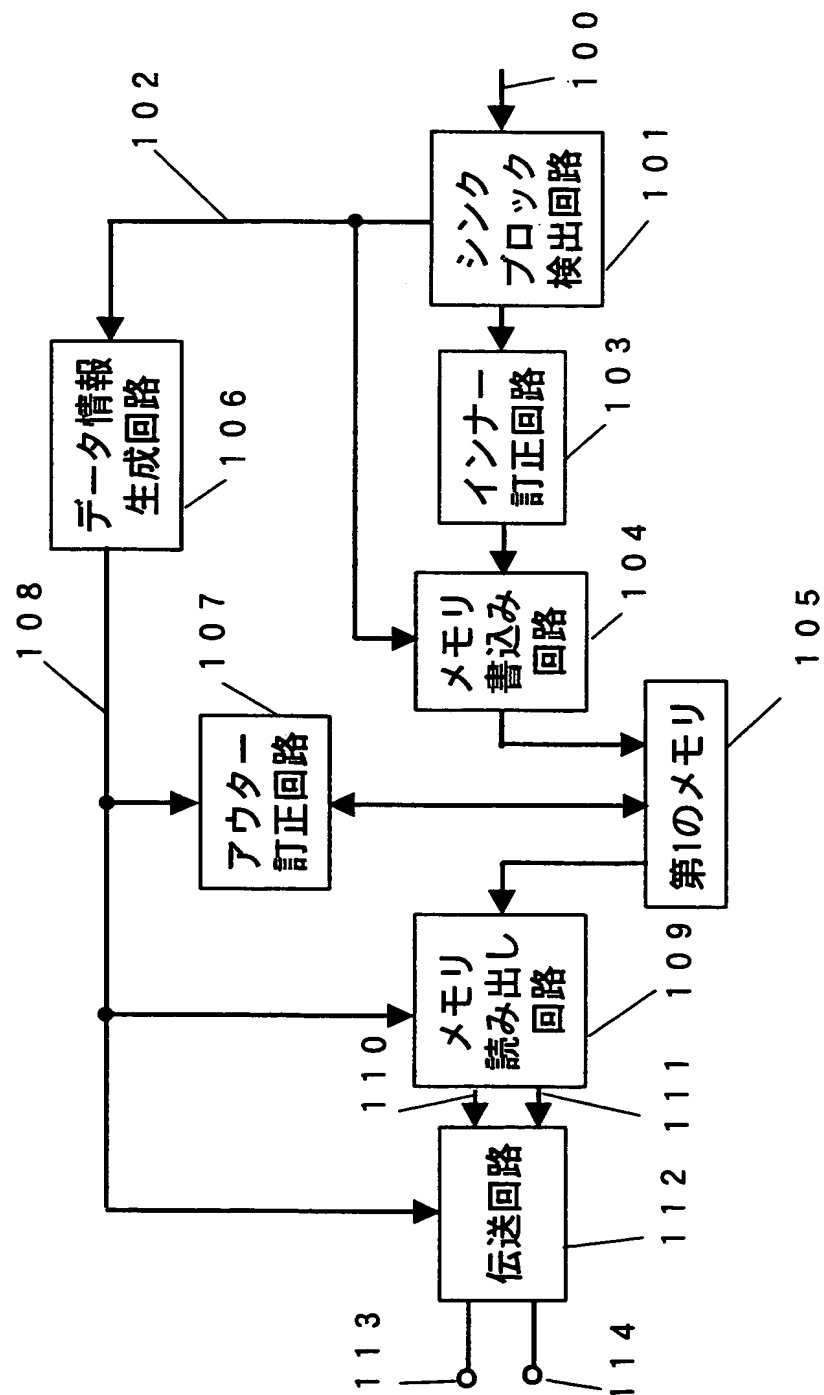
前記第 1 のメモリ手段に蓄積された n (n は $\alpha \leq n$ を満たす 2 以上の整数) フレームのデータを並列に読み出すメモリ読み出し手段と、

前記メモリ読み出し手段が読み出した n 個のフレームデータをそれぞれ
20 3 フレーム分蓄積する第 2 のメモリ手段と、

前記第 2 のメモリ手段を制御し 1 フレーム及び 2 フレーム遅延させたデータから、前記データ情報に基づきフィールドデータを選択し出力する再生出力制御手段を備えた再生信号処理装置。

THIS PAGE BLANK (USPTO)

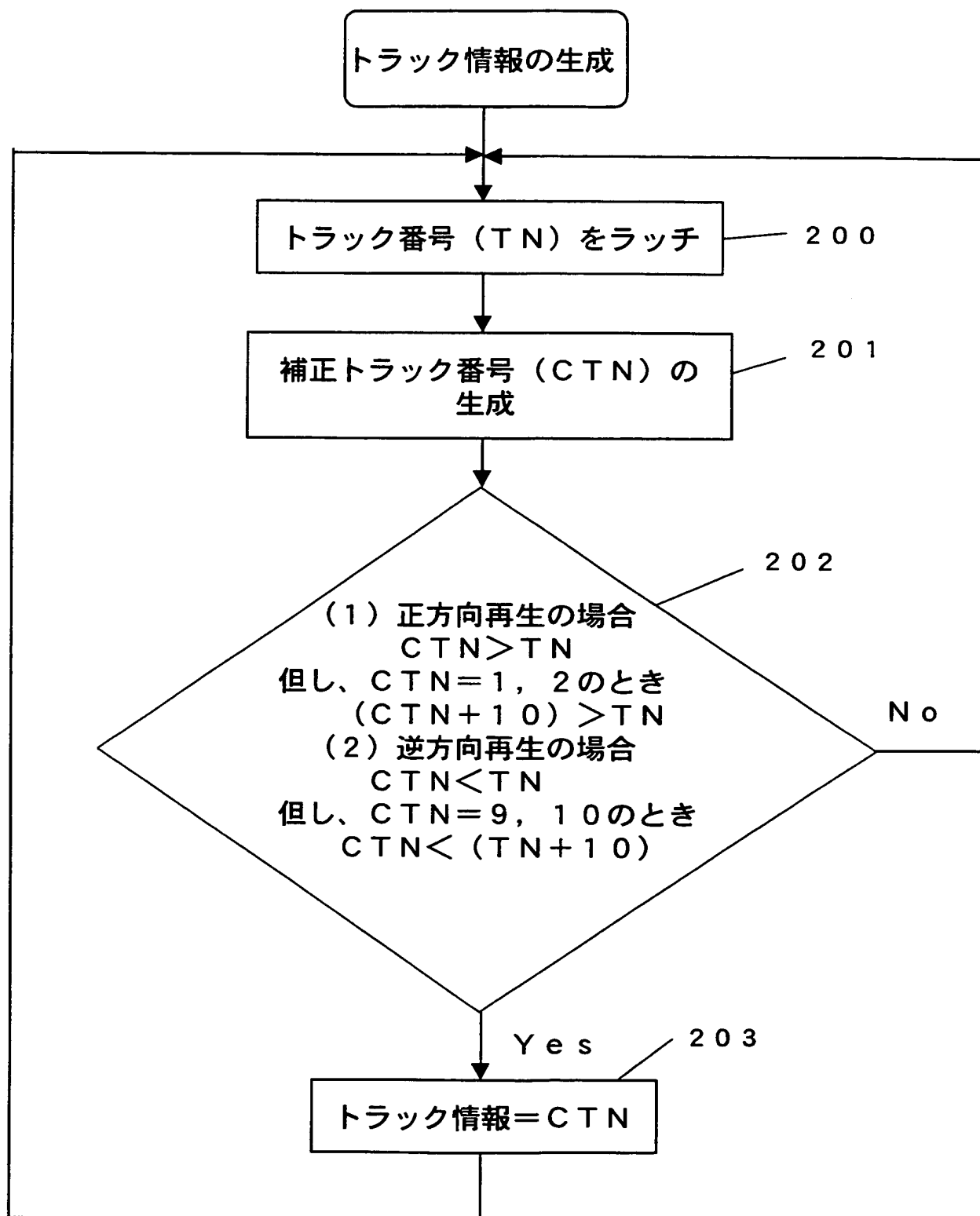
図 1



THIS PAGE BLANK (USPTO)

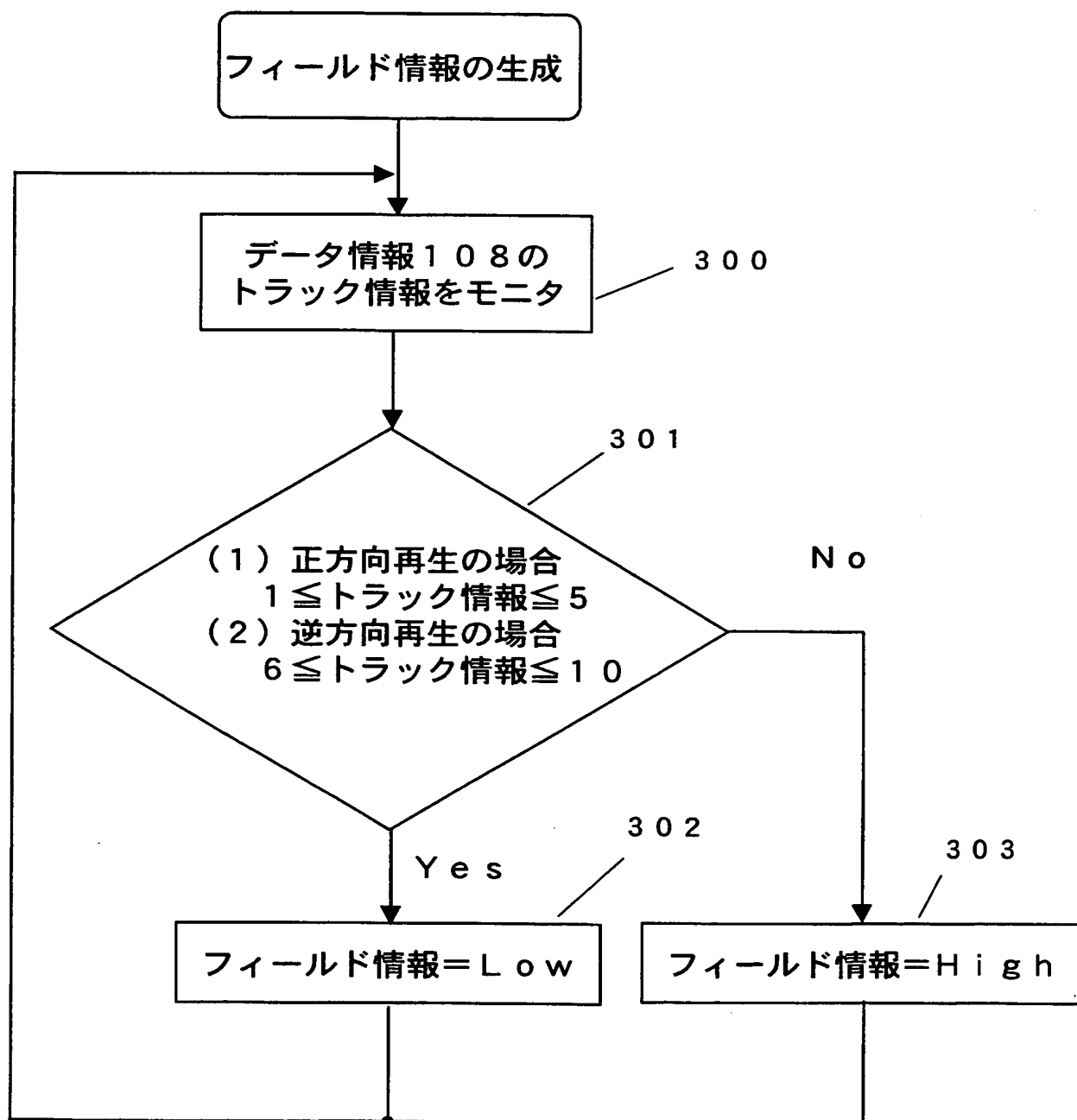
2/17

図 2



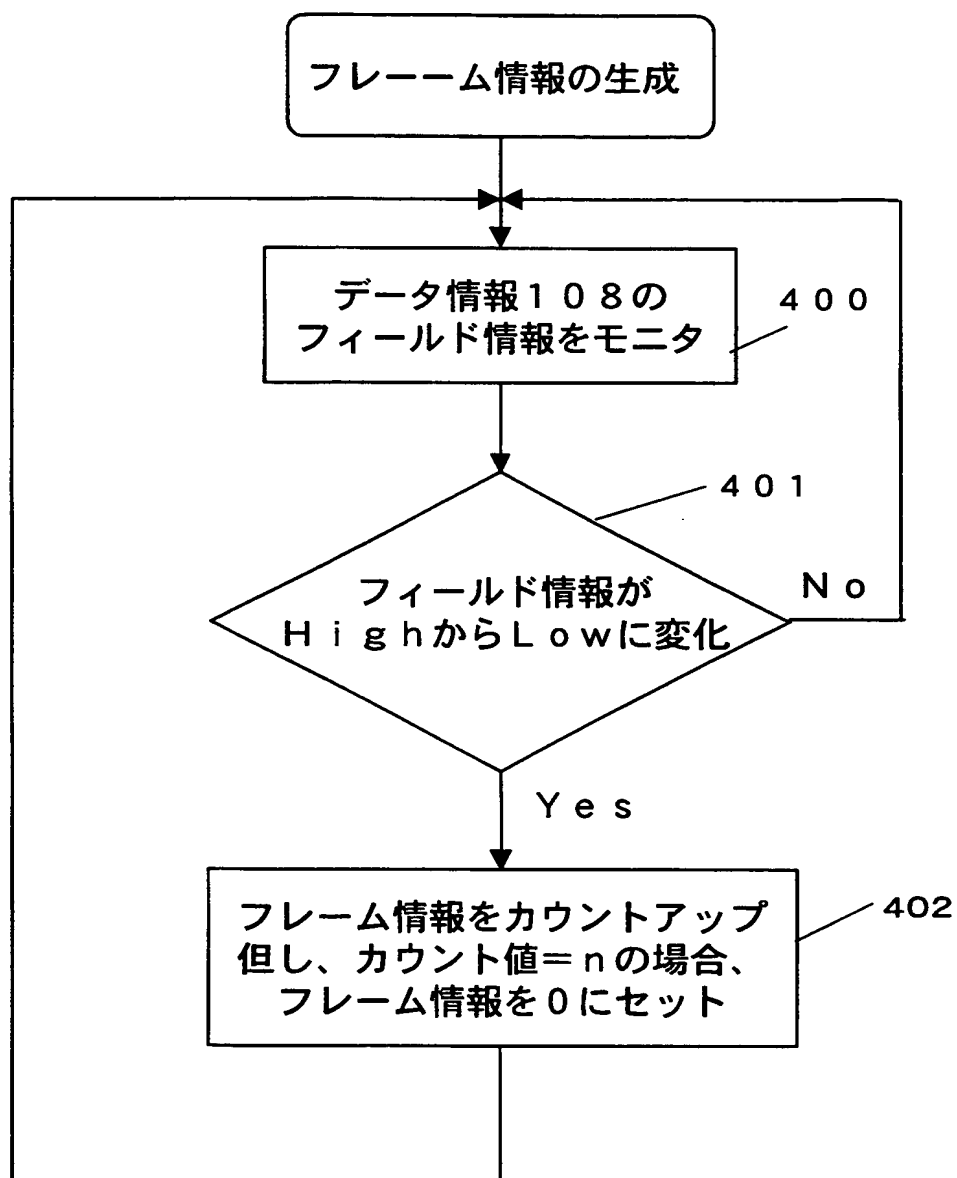
THIS PAGE BLANK (USPTO)

図 3



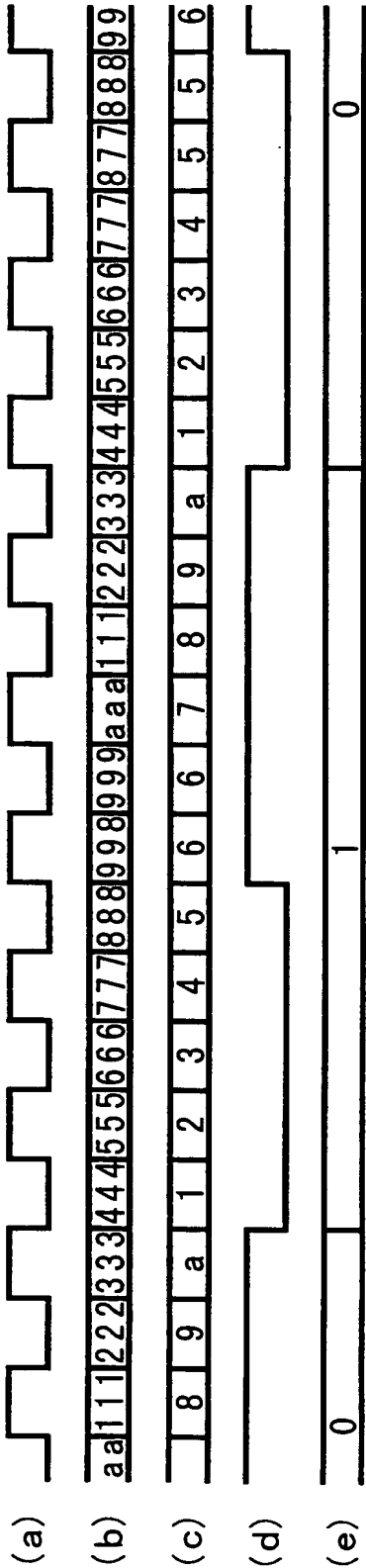
THIS PAGE BLANK (USPTO)

図 4



THIS PAGE BLANK (USPTO)

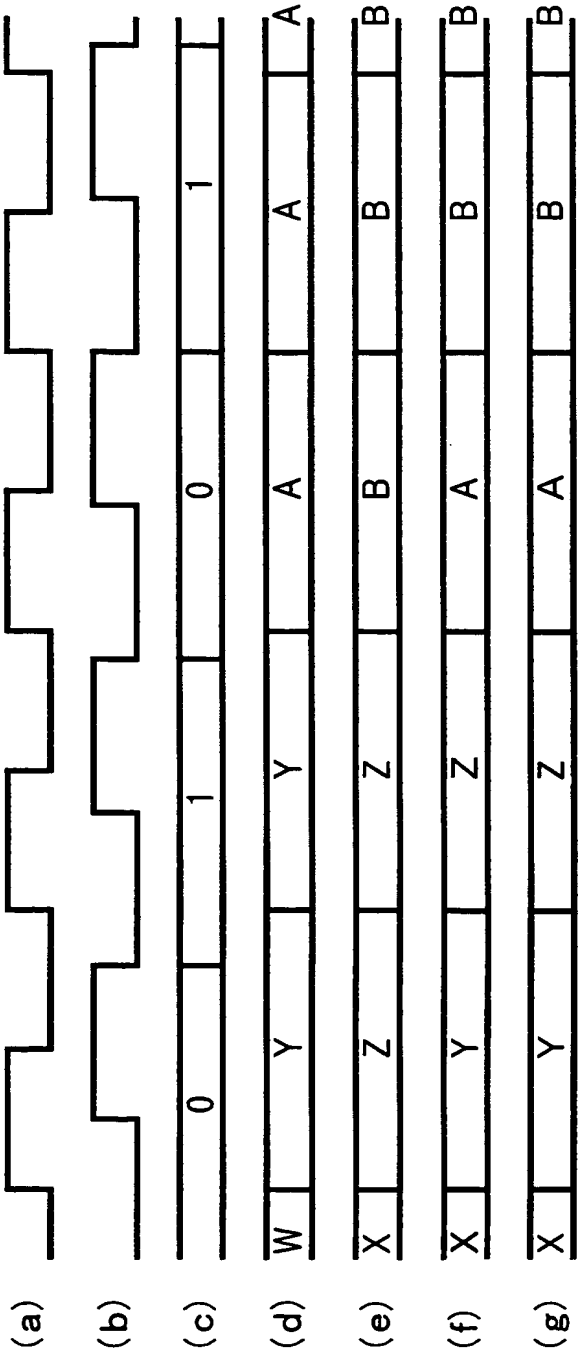
図 5



THIS PAGE BLANK (USPTO)

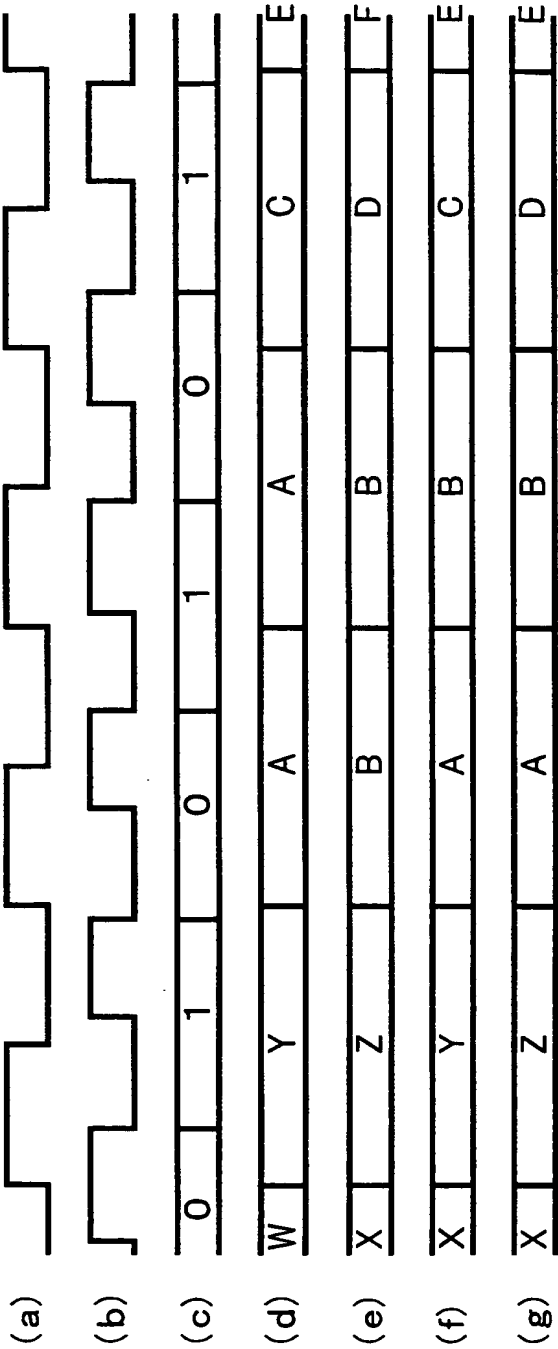
THIS PAGE BLANK (USPTO)

図 7



THIS PAGE BLANK (USPTO)

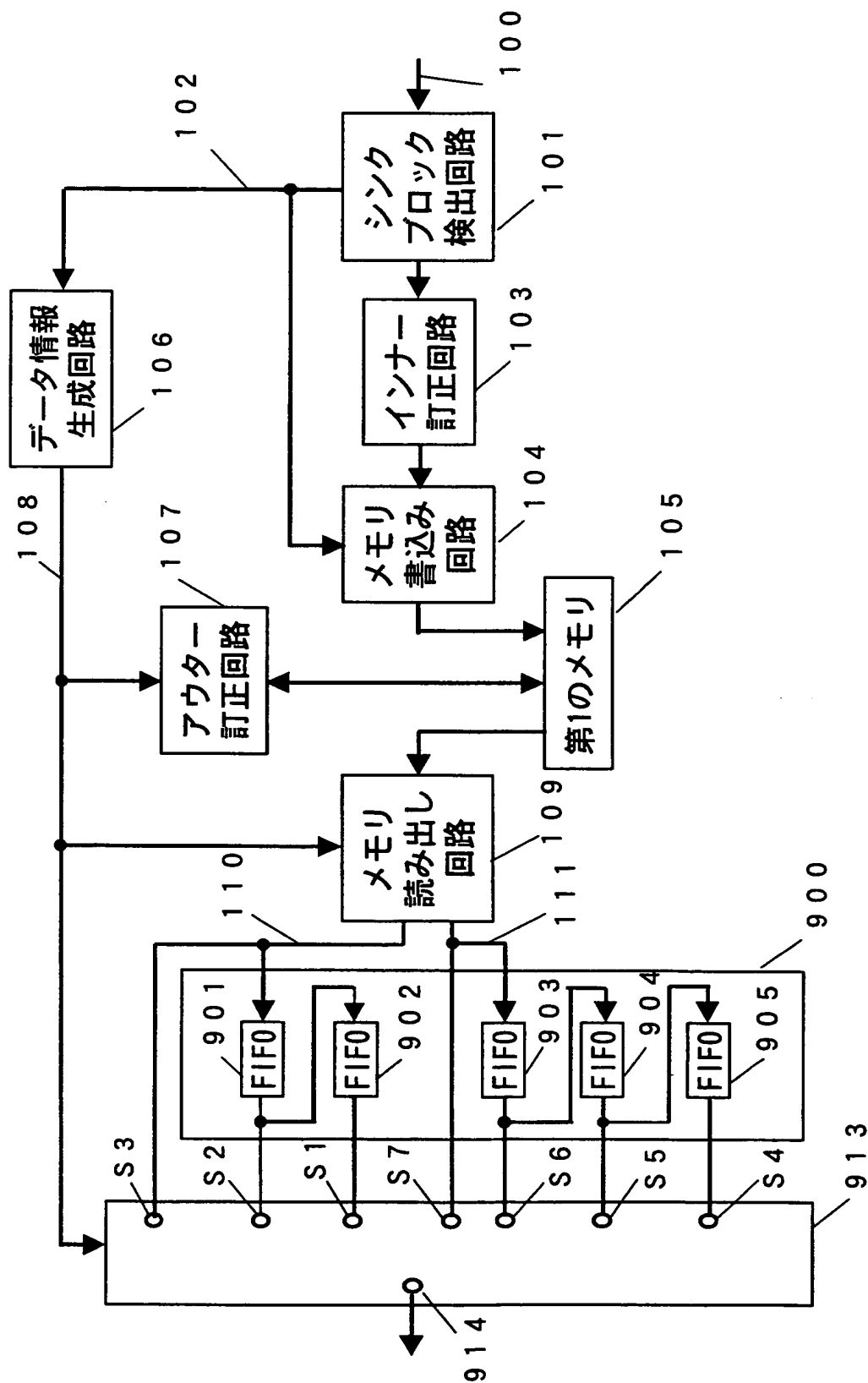
図 8



THIS PAGE BLANK (USPTO)

9 / 17

図 9



THIS PAGE BLANK (USPTO)

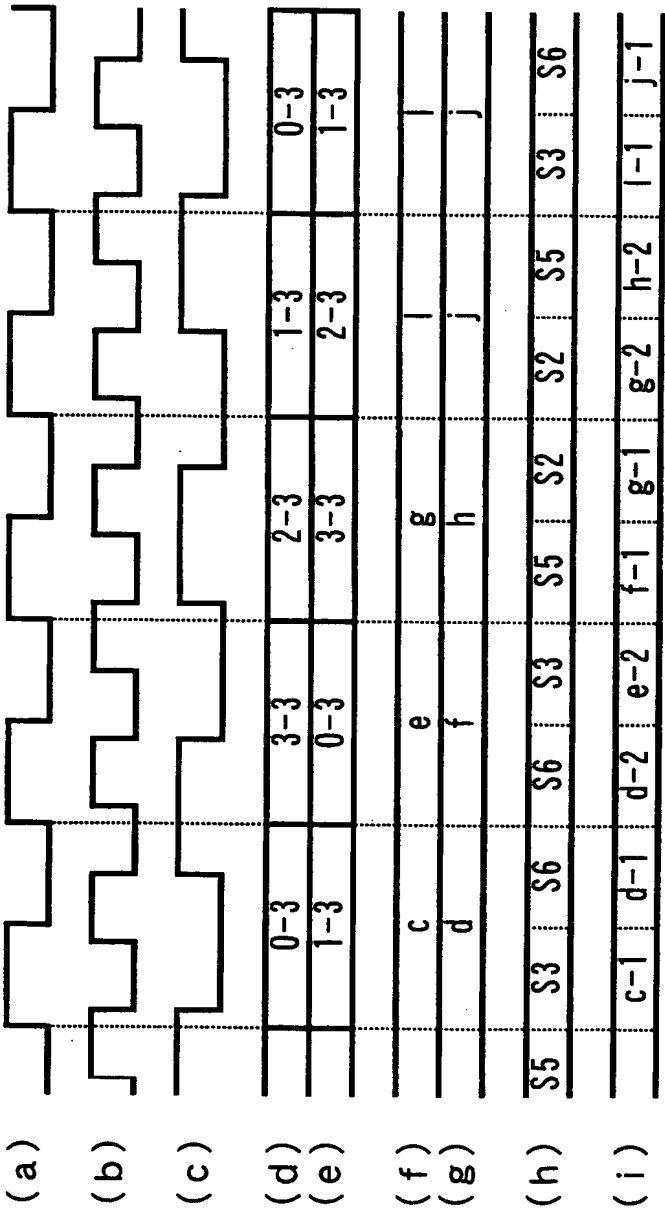
図 10

変化数		Dim-1												Dim-2											
		0				1				2				3				4				5			
		前半フィールド				後半フィールド				前半フィールド				後半フィールド				前半フィールド				後半フィールド			
変化数	初期値	0	1	2	3	0	1	2	3	0	1	2	3	0	1	2	3	0	1	2	3	0	1	2	3
0	0	S3.S2	S2.S3			S2.S3				S3.S3				S2.S6				S2.S8				S2.S4			
	1		S2.S3				S7.S6				S2.S6			S7.S7					S5.S5				S5.S5		
	2			S7.S6				S6.S7				S6.S2				S6.S2				S6.S2				S6.S2	
	3				S6.S7				S3.S2				S3.S3						S5.S5					S3.S3	
1	0		S2.S3				S7.S6			S7.S6				S7.S7					S5.S5				S5.S5		
	1			S7.S6				S6.S7							S7.S7				S6.S2					S6.S2	
	2				S6.S7				S3.S2					S5.S2					S3.S3					S3.S3	
	3	S3.S2				S2.S3				S3.S3				S2.S6					S2.S6				S2.S4		
2	0			S7.S6							S7.S7				S5.S5					S5.S2				S5.S2	
	1				S6.S7				S6.S2					S6.S2					S3.S6				S1.S4		
	2	S3.S2				S3.S3				S3.S3					S2.S6										
	3		S2.S3				S2.S6				S2.S6								S2.S5				S2.S5		
3	0				S6.S7				S6.S2					S6.S2					S3.S6				S1.S4		
	1	S3.S2				S2.S3				S3.S3				S3.S3											
	2		S2.S3				S2.S6				S2.S6				S2.S6				S2.S5				S2.S5		
	3			S7.S6				S7.S7				S7.S7				S5.S5				S5.S2				S5.S2	
4	0	S3.S2				S3.S3				S3.S3				S3.S3					S3.S6				S1.S4		
	1		S2.S3				S2.S6				S2.S6				S2.S6								S2.S5		
	2			S7.S6				S7.S7						S6.S2									S2.S5		
	3				S6.S7				S6.S2					S6.S2					S6.S3				S6.S3		

THIS PAGE BLANK (USPTO)

1 1 / 1 7

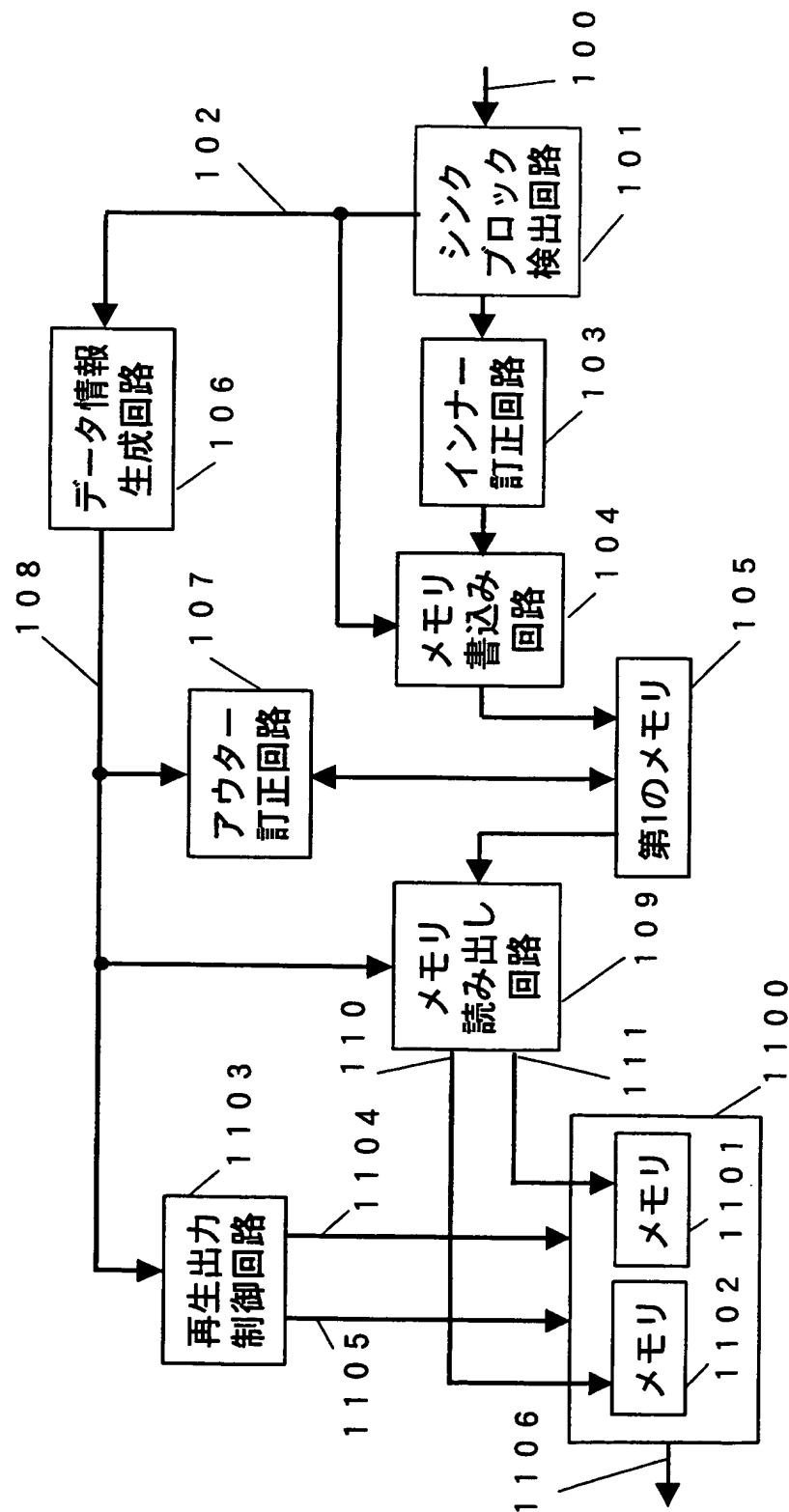
図 1 1



THIS PAGE BLANK (USPTO)

12/17

図 12



THIS PAGE BLANK (USPTO)

1 3 / 1 7

1 3

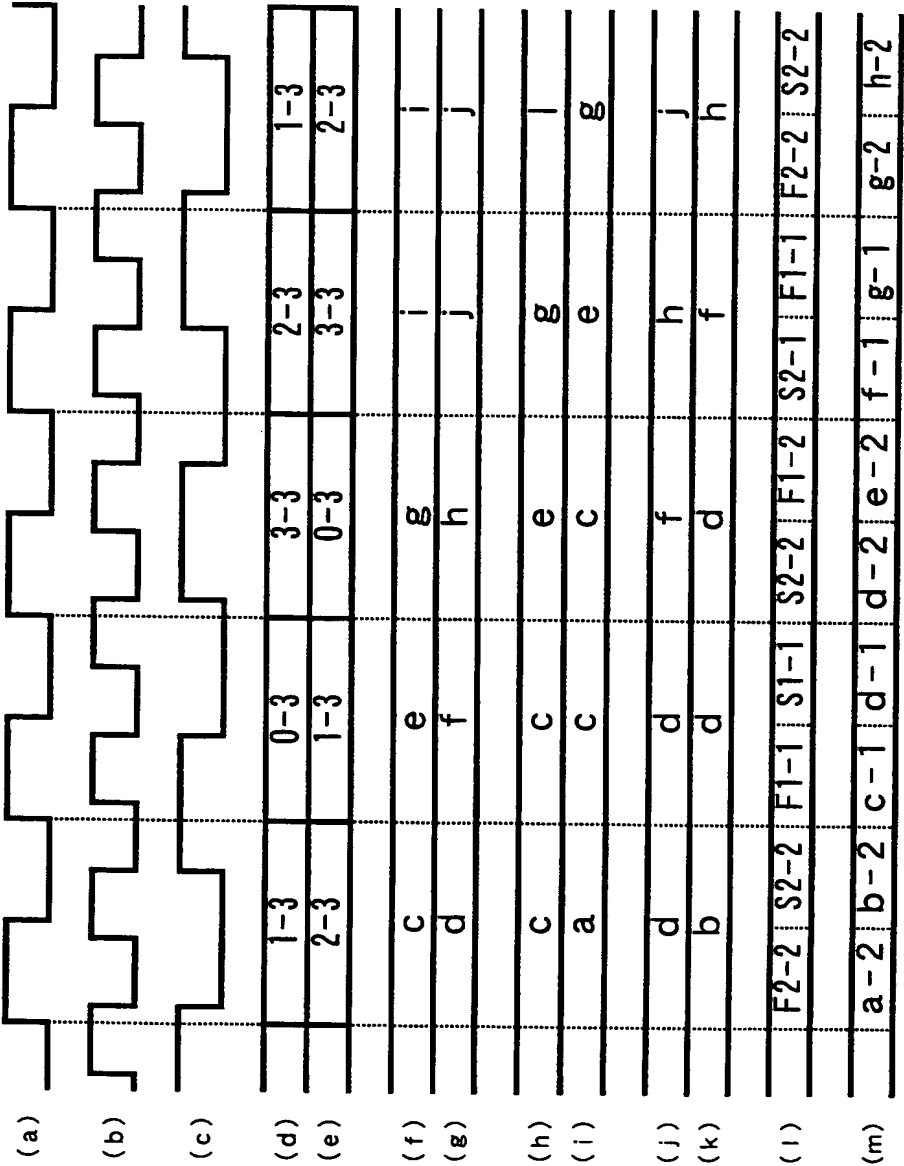
		Dlm-2											
		0				1				2			
変化数	変化位置初期値	前半				後半							
		0	1	2	3	0	1	2	3	0	1	2	3
0	0	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2
	1	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2
	2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2
	3	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2	F1-2
1	0	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
	1	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
	2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
	3	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
2	0	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
	1	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
	2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
	3	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
3	0	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
	1	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
	2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
	3	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
4	0	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
	1	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
	2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2
	3	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2	F1-1	F1-2	F1-2	F1-2

Dlm-3

THIS PAGE BLANK (USPTO)

1 4 / 1 7

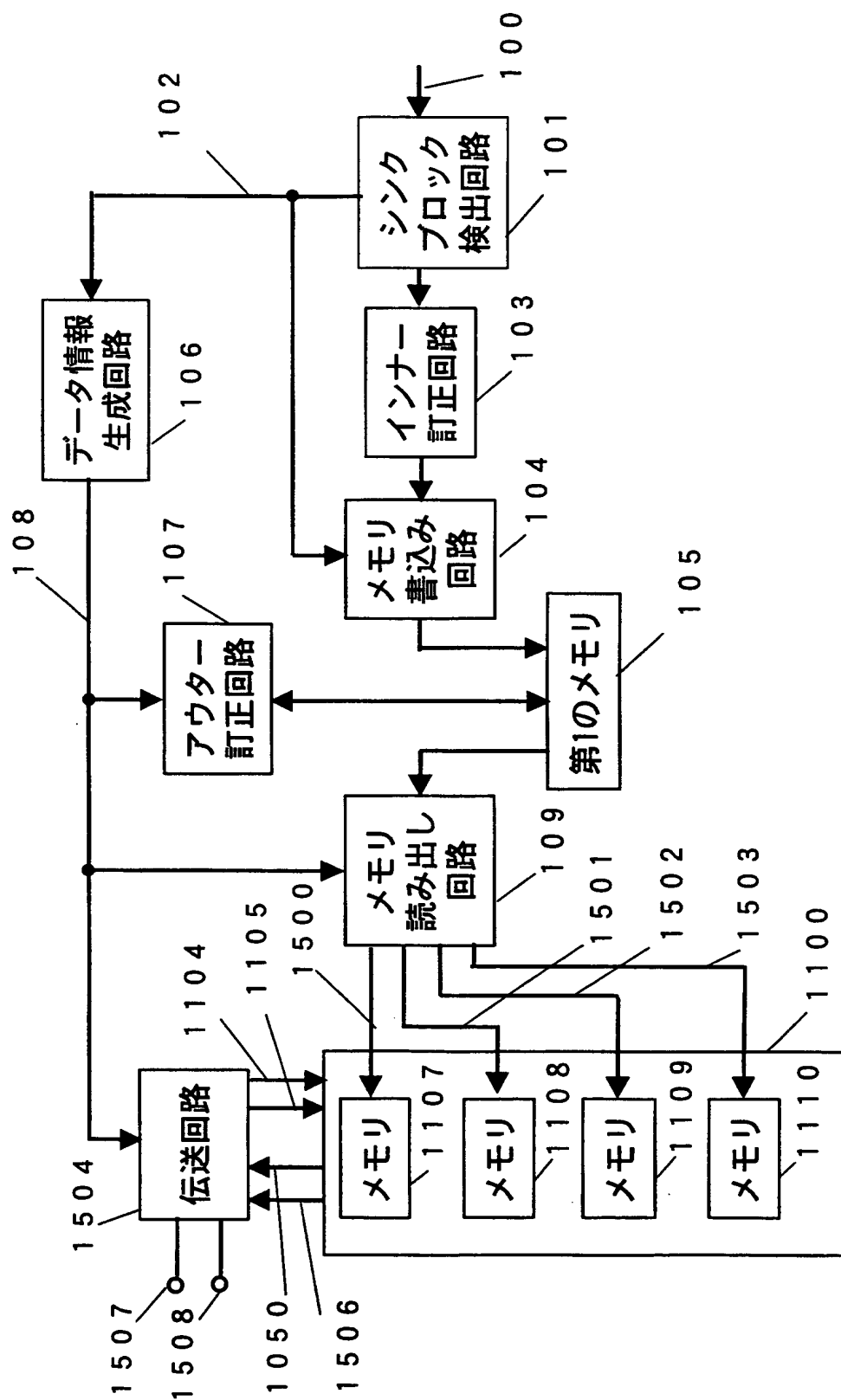
図 1 4



THIS PAGE BLANK (USPTO)

15 / 17

図 15



THIS PAGE BLANK (USPTO)

THIS PAGE BLANK (USPTO)

参照符号の一覧表

101	シンクブロック検出回路（シンクブロック検出手段）
104	メモリ書き込み回路（メモリ書き込み手段）
105	第1のメモリ（第1のメモリ手段）
106	データ情報作成回路（データ情報作成手段）
109	メモリ読み出し回路（メモリ読み出し手段）
112	伝送回路（伝送手段）
900	遅延回路（遅延手段）
913	再生出力制御回路（再生出力制御手段）
1100	第2のメモリ（第2のメモリ手段）
1103	再生出力制御回路（再生出力制御手段）
1504	伝送回路（伝送手段）

THIS PAGE BLANK (USPTO)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/04476

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H04N 5/937, 5/783, 5/907
G11B20/10

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04N 5/76, 5/782-5/783, 5/907-5/956
G11B20/10

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2000
Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
JICST FILE (JOIS)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 11-146345, A (Matsushita Electric Ind. Co., Ltd.),	1
Y	28 May, 1999 (28.05.99), Full text; Figs. 1 to 11 & EP, 917145, A	8, 9
Y	JP, 9-69261, A (Matsushita Electric Ind. Co., Ltd.), 11 March, 1997 (11.03.97), Full text; Figs. 1 to 2 (Family: none)	8, 9

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
29 September, 2000 (29.09.00)

Date of mailing of the international search report
10 October, 2000 (10.10.00)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

THIS PAGE BLANK (USPTO)

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int. Cl⁷ H04N 5/937, 5/783, 5/907
 G11B20/10

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
 Int. Cl⁷ H04N 5/76, 5/782-5/783, 5/907-5/956
 G11B20/10

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2000年
 日本国登録実用新案公報 1994-2000年
 日本国実用新案登録公報 1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)
 JICSTファイル (JOIS)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP, 11-146345, A (松下電器産業株式会社) 28. 5月. 1999 (28. 05. 99) 全文, 第1-11図 & EP, 917145, A	1 8, 9
Y	JP, 9-69261, A (松下電器産業株式会社) 11. 3月. 1997 (11. 03. 97) 全文, 第1-2図 (ファミリーなし)	8, 9

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」 同一パテントファミリー文献

国際調査を完了した日 29. 09. 00

国際調査報告の発送日 10.10.00

国際調査機関の名称及びあて先
 日本国特許庁 (ISA/JP)
 郵便番号 100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
 松尾 淳 印
 5C 9850
 電話番号 03-3581-1101 内線 3541

THIS PAGE BLANK (USPTO)